

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-40764
(P2000-40764A)

(43) 公開日 平成12年2月8日 (2000.2.8)

(51) Int.Cl.⁷

H 0 1 L 23/12

識別記号

F I

H 0 1 L 23/12

テーマコード (参考)

L

審査請求 未請求 請求項の数 8 O L (全 7 頁)

(21) 出願番号 特願平10-207678

(22) 出願日 平成10年7月23日 (1998.7.23)

(71) 出願人 000001960

シチズン時計株式会社

東京都新宿区西新宿2丁目1番1号

(72) 発明者 石田 芳弘

東京都田無市本町6丁目1番12号 シチズン時計株式会社田無製造所内

(72) 発明者 清水 潔

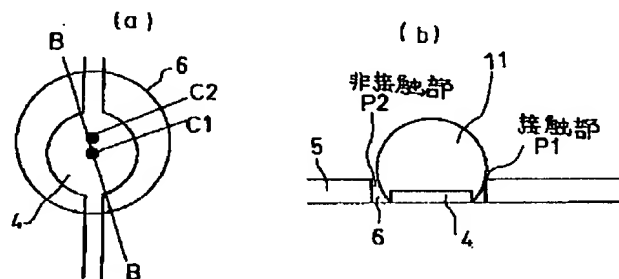
東京都田無市本町6丁目1番12号 シチズン時計株式会社田無製造所内

(54) 【発明の名称】 半導体パッケージ

(57) 【要約】

【課題】 NSMD型パッケージとマザーボードとの接続信頼性向上を図る。

【解決手段】 NSMD型半導体パッケージにおいて、パッド電極4と溶剤レジスト開口部6の形状は、略円形で、且つ、パッド電極4は溶剤レジスト開口部6より小さく、溶剤レジスト開口部6の平面中心C1と、パッド電極4のパターンの平面中心C2はずれていて、半田がパッド電極4に溶融して働く表面張力のみで得られる半田バンプ11の形状は、溶剤レジスト開口部6と表面が接触する接触部P1と、接触しない非接触部P2とが形成される。洗浄により溶剤レジスト開口部6と半田バンプ11との間に残ったフラックス等の不純物は、開口している非接触P2近傍より容易に排出され、半導体パッケージとマザーボードとの接続信頼性をアップすることができる。



【特許請求の範囲】

【請求項1】 回路基板にICチップを実装し、前記回路基板上に形成された外部接続用のパッド電極上に半田による半田バンプを形成する半導体パッケージにおいて、前記パッド電極は接続パターンにより接続され、前記パッド電極は溶剤レジスト開口部より小さく、前記半田がパッド電極に溶融して働く表面張力のみで得られる半田バンプの形状は、前記溶剤レジスト開口部と表面が接触する接触部と、接触しない非接触部とを有することを特徴とする半導体パッケージ。

【請求項2】 前記パッド電極は、複数の接続パターンにより接続されていることを特徴とする請求項1記載の半導体パッケージ。

【請求項3】 前記溶剤レジスト開口部の平面中心と、前記溶剤レジスト開口部の内部のパッド電極のパターンの平面中心は、ずれていることを特徴とする請求項1又は2記載の半導体パッケージ。

【請求項4】 前記溶剤レジスト開口部の形状は、略円形であることを特徴とする請求項1～3のいずれかに記載の半導体パッケージ。

【請求項5】 前記溶剤レジスト開口部の形状は、均一でないことを特徴とする請求項1又は2記載の半導体パッケージ。

【請求項6】 前記溶剤レジスト開口部の形状は、開口部の中心に向かって円弧の一部に凸部を設けたことを特徴とする請求項5記載の半導体パッケージ。

【請求項7】 前記溶剤レジスト開口部の形状は、開口部の中心に向かって円弧の一部に凹部を設けたことを特徴とする請求項5記載の半導体パッケージ。

【請求項8】 前記パッド電極の形状は、略円形であることを特徴とする請求項1～7記のいずれかに記載の半導体パッケージ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は半導体パッケージに係わり、更に詳しくは、ボールグリッドアレイ(BGA)型のノン・ソルダー・マスク・ディファインド(NSMD)半導体パッケージに関するものである。

【0002】

【従来の技術】近年、半導体パッケージの小型化、高密度化に伴いベア・チップを直接フェイスダウンで、基板上に実装するフリップチップボンディング及びワイヤーボンディングされたボールグリッドアレイ(BGA)型半導体パッケージが開発されている。カメラ一体型VTRや携帯電話機等の登場により、ベア・チップと略同じ寸法の小型パッケージ、所謂CSP(チップサイズ/スケール・パッケージ)を載せた携帯機器が相次いで登場してきている。最近CSPの開発は急速に進み、その市場要求が本格化している。

【0003】図6は、従来の一般的なBGA型のSMD

(ソルダー・マスク・ディファインド)タイプの半導体パッケージの部分断面図である。図6において、両面銅張りされた印刷配線板である回路基板1にNC穴明け加工によりスルーホール2を形成した後、無電解銅メッキ及び電解銅メッキにより銅メッキ層を形成し、更にメッキレジストをラミネートし、露光現像してパターンマスクを形成した後、エッチング液を用いてパターンエッチングを行うことにより、前記回路基板1の上面側にIC接続用のボンディングパッド3、下面側に外部端子であるパッド電極4を形成する。次に溶剤レジスト処理を行い、所定の部分にレジスト膜5を形成することにより、前記回路基板1の下面側にはパッド電極4が露呈するように、マトリックス状に多数の同一形状の半田付け可能な表面であるレジスト膜5の溶剤レジスト開口部6が形成される。前記溶剤レジスト開口部6がパッド電極4の外周部を覆うように形成される。

【0004】次に、ICチップ実装は、先ず、ICチップ7をバンプ工程に流して前記ICチップ7のパッド電極面に半田バンプ8を形成する。

【0005】更に、前記半田バンプ付きICチップ7、又は前述した回路基板1のボンディングパッド3にフラックスを塗布して、ICチップ7を回路基板1上の所定位置に搭載した後、半田リフロー工程を経て、フリップチップ実装を行う。

【0006】更に、熱硬化性の封止樹脂9でサイドボンディングにより一体的に樹脂封止することにより、ICチップ7はフェイスダウンで回路基板1上に固定される。

【0007】更に、前記回路基板1の下面側に形成されたパッド電極4の位置に、半田ボール10を配置してリフローすることによりボール電極である半田バンプ11が形成される。以上によりBGA型の半導体パッケージ12が完成される。

【0008】しかしながら、図6で説明したBGA・SMD型パッケージより、マザーボードとの接続信頼性の優れたNSMD(ノン・ソルダー・マスク・ディファインド)型の半導体パッケージの供給が顧客から要望されている。

【0009】図7は、BGA・NSMD型の半導体パッケージの部分断面図である。図7に示す半導体パッケージ12Aは、溶剤レジスト開口部6の直径D1が、パッド電極4の直径D2より大きく形成されたパッケージである。図8は、図7の溶剤レジスト開口部を示し、図8(a)は、溶剤レジスト開口部の部分平面図、図8(b)は、図8(a)のA-A線断面図である。図8(a)において、パッド電極4のリード線の2本が対称の位置に形成されている。溶剤レジスト開口部6の平面中心C1と、前記パッド電極4のパターンの平面中心C2とは略同一し、且つ、溶剤レジスト開口部6は前記パッド電極4より大きく形成されている

ため、図7及び図8(b)に示すように、パッド電極4の表面上で半田が溶融しているときに働く表面張力のみによって得られる半田バンプ11の表面が、前記ソルダーレジスト開口部6と接触する接触部P1で一様に接している。

【0010】

【発明が解決しようとする課題】しかしながら、前述した半導体パッケージには次のような問題点がある。即ち、半田バンプ11の表面が、ソルダーレジスト開口部6の接触部P1で殆ど全周にわたって接触しているため、フラックス等の不純物を除去する洗浄工程で、綺麗に洗浄したつもりが、半田バンプ11とソルダーレジスト開口部6との間に、フラックス等の不純物が溜まり、加熱し、キュアーし、除湿しても、洗浄液が残ってしまい、洗浄後も残留液が逐次出てくるが完全には除去しきれない。これをなくすのに、半田がパッド電極4の電極パターンに溶融して働く表面張力のみで得られる半田バンプ11の表面が、ソルダーレジスト開口部6に接触しないようにするために、ソルダーレジスト開口部6を大きくすることも考えられるが、半田バンプ11間に接続配線が通り、これをレジスト膜5でカバーするため、BGAにおいては、徒にソルダーレジスト開口部6を大きくすることに制限がある。また、半田バンプ11のピッチを大きくすることは、パッケージサイズにより決まってしまうため困難である。また、半田バンプ11を小さくすることは、半田バンプ11の高さが規制されているので、使用するボールの大きさで決定してしまう。更に、半田バンプ11をマザーボードに接続した後、外すことが生じたときに、NSMDはSMDに比較して、パッド電極4がレジスト膜5で覆われていないため、密着力が弱く剥がれてしまう等の問題があった。

【0011】本発明は、上記従来の課題に鑑みなされたものであり、その目的は、BGA・NSMD型半導体パッケージにおいて、パッド電極と半田バンプとの間に、フラックス等の不純物が残留しない、洗浄が容易で、マザーボードとの接続信頼性の優れた半導体パッケージを提供するものである。

【0012】

【課題を解決するための手段】上記目的を達成するために、本発明における半導体パッケージ、回路基板にICチップを実装し、前記回路基板上に形成された外部接続用のパッド電極上に半田による半田バンプを形成する半導体パッケージにおいて、前記パッド電極は接続パターンにより接続され、前記パッド電極はソルダーレジスト開口部より小さく、前記半田がパッド電極に溶融して働く表面張力のみで得られる半田バンプの形状は、前記ソルダーレジスト開口部と表面が接触する接触部と、接触しない非接触部とを有することを特徴とするものである。

【0013】また、前記パッド電極は、複数の接続パ

ーンに接続することを特徴とするものである。

【0014】また、前記ソルダーレジスト開口部の平面中心と、前記ソルダーレジスト開口部の内部のパッド電極のパターンの平面中心とは、ずれていることを特徴とするものである。

【0015】また、前記ソルダーレジスト開口部の形状は、略円形であることを特徴とするものである。

【0016】また、前記ソルダーレジスト開口部の形状は、均一でないことを特徴とするものである。

10 【0017】また、前記ソルダーレジスト開口部の形状は、開口部の中心に向かって円弧の一部に凸部を設けたことを特徴とするものである。

【0018】また、前記ソルダーレジスト開口部の形状は、開口部の中心に向かって円弧の一部に凹部を設けたことを特徴とするものである。

【0019】また、前記パッド電極の形状は、略円形であることを特徴とするものである。

【0020】

20 【発明の実施の形態】以下図面に基づいて本発明における半導体パッケージについて説明する。図1は、本発明の実施の形態に係わるNSMD型半導体パッケージの断面図である。図において、従来技術と同一部材は同一符号で示す。

【0021】先ず、図1は、本発明のBGA・NSMD型の半導体パッケージである。1は回路基板、2はスルーホール、4はパッド電極、5はレジスト膜、6はソルダーレジスト開口部、7はICチップ、11は半田バンプ、13はダイパターン、14は表面側の接続電極、15はボンディングワイヤーである。前記半田バンプ11は、ソルダーレジスト開口部6より小さく形成され、半田がパッド電極4のパターンに溶融して働く表面張力のみで得られる形状は、前記ソルダーレジスト開口部6と表面が接触する接触部P1と、接触しない非接触部P2により開口している箇所とを有している。

【0022】以下、本発明の第1の実施の形態について説明する。図2は、本発明の第1の実施の形態に係わり、図2(a)は、パッド電極の2本のリード線が一直線上で対称の位置に形成されている場合で、レジスト開口部の中心とパッド電極のパターン中心がずれている状態のレジスト開口部の部分平面図、図2(b)は、図2(a)のB-B線断面図である。

【0023】図2(a)において、ソルダーレジスト開口部6とパッド電極4の電極パターンの形状は、共に略円形をしており、パッド電極4の電極パターンの中心C1と、ソルダーレジスト開口部6の中心C2とが一致していない。パッド電極4にフラックスを塗布し半田ボールを載せてリフローすることにより、半田ボールの座りが悪いので半田ボールは横に動く。図2(b)に示すように、半田がパッド電極4のパターンに溶融して働く表面張力のみで得られる形状は、上記したように、ソルダ

レジスト開口部6と半田バンプ11の表面が接触する接触部P1と、接触しない非接触部P2により開口している箇所とができる。従って、溶剤レジスト開口部6を大きくしたり、半田バンプ11を小さくすることなく、洗浄により溶剤レジスト開口部6と半田バンプ11との間に残ったフラックス等の不純物は、加熱し、キュアして除湿すると、開口している非接触部P2近傍より容易に排出され、半導体パッケージ12Bのマザーボードとの接続信頼性をアップすることができる。

【0024】図3は、本発明の第2の実施の形態に係わり、図3(a)は、パッド電極の2本のリード線が直角に配置されC-C線で対称の位置に形成されている場合で、レジスト開口部の中心とパッド電極のパターン中心がC-C線上でずれている状態のレジスト開口部の部分平面図、図3(b)は、図3(a)のC-C線断面図である。

【0025】図3(a)において、パッド電極4の電極パターンの中心C1と、溶剤レジスト開口部6の中心C2とがC-C線上でずれている。図3(b)に示すように、半田バンプ11の形状は、上述した第1の実施の形態と同様に、溶剤レジスト開口部6と表面が接触する接触部P1と、接触しない非接触部P2により開口している箇所とができる。洗浄により溶剤レジスト開口部6と半田バンプ11との間に残ったフラックス等の不純物は、開口している非接触部P2近傍より容易に排出され、半導体パッケージ12Bのマザーボードとの接続信頼性をアップすることができる。

【0026】図4は、本発明の第3の実施の形態に係わり、図4(a)は、パッド電極の2本のリード線が一直線上で対称の位置に形成されている場合で、レジスト開口部の中心とパッド電極のパターン中心が同一でレジスト開口部の形状は、中心に向かって凸部を形成した状態の裏面側の平面図、図4(b)は、図4(a)のD-D線断面図、図4(c)は、図4(a)のE-E線断面図である。

【0027】図4(a)において、パッド電極4の電極パターンの中心C1と、溶剤レジスト開口部6の中心C2とが一致している。溶剤レジスト開口部6の形状は、その中心に向かって対向する円弧の一部において、複数箇所凸部6aを形成することにより、図4(b)に示すように、半田がパッド電極4のパターンに溶融して働く表面張力のみで得られる形状は、上記したように、溶剤レジスト開口部6と表面が接触しない非接触部P2により開口している箇所とができる。また、図4(c)に示すように、前記凸部6aにより規制されて、半田バンプ11と溶剤レジスト開口部6とが接触する接触部P1ができる。

【0028】図5は、本発明の第4の実施の形態に係わり、図5(a)は、パッド電極の2本のリード線が一直線上で対称の位置に形成されている場合で、レジスト開

口部の中心とパッド電極のパターン中心が同一でレジスト開口部の形状は、中心に向かって凹部を形成した状態の裏面側の平面図、図5(b)は、図5(a)のF-F線断面図、図5(c)は、図5(a)のG-G線断面図である。

【0029】図5(a)において、上記した第3の実施の形態と同様に、パッド電極4の電極パターンの中心C1と、溶剤レジスト開口部6の中心C2とが一致している。溶剤レジスト開口部6の形状は、その中心に向かって対向する円弧の一部において、複数箇所凹部6bを形成することにより、図5(b)に示すように、溶剤レジスト開口部6と半田バンプ11の表面が接触しない非接触部P2により開口している箇所とができる。また、図5(c)に示すように、前記レジスト開口部により規制されて、半田バンプ11と溶剤レジスト開口部6とが接触する接触部P1ができる。

【0030】以上、4つの実施の形態について説明したが、上述したように、溶剤レジスト開口部6の大きさ、半田バンプ11の大きさとバンプ間のピッチ等は変えることなく、半田がパッド電極4のパターンに溶融して働く表面張力のみで得られる形状は、溶剤レジスト開口部6と半田バンプ11の表面が接触する接触部P1と、接触しない非接触部P2により開口している箇所とができる。従って、洗浄により溶剤レジスト開口部6と半田バンプ11との間に残ったフラックス等の不純物は、開口している非接触部P2近傍より容易に排出され、半導体パッケージ12Bのマザーボードとの接続信頼性をアップすることができる。

【0031】

【発明の効果】本発明の半導体パッケージによれば、溶剤レジスト開口部の中心と半田バンプの中心とをずらすことにより、半田がパッド電極のパターンに溶融して働く表面張力のみで得られる形状は、溶剤レジスト開口部と半田バンプの表面が接触する接触部と、接触しない非接触部により開口している箇所とができるので、洗浄により溶剤レジスト開口部と半田バンプとの間に残ったフラックス等の不純物は、開口している非接触部近傍より容易に排出され、半導体パッケージのマザーボードとの接続信頼性をアップすることができる。

【0032】また、前記溶剤レジスト開口部の中心と半田バンプの中心とを一致させ、溶剤レジスト開口部の形状は、均一でなく、開口部の中心に向かって円弧の一部に凸部又は凹部を設けることにより、溶剤レジスト開口部と半田バンプの表面が接触する接触部と、接触しない非接触部により開口している箇所とができるので、上記と同様な作用効果を奏するものである。

【0033】従って、何ら生産工数をアップすることなく、マザーボードとの信頼性を向上した顧客から要望されているBGA・NSMD半導体パッケージを提供することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態に係わる半導体パッケージの断面図である。

【図2】本発明の第1の実施の形態に係わり、図2(a)は、レジスト開口部の中心とパッド電極のパターン中心がずれている状態のレジスト開口部の部分平面図、図2(b)は、図2(a)のB-B線断面図である。

【図3】本発明の第2の実施の形態に係わり、図3(a)は、レジスト開口部の中心とパッド電極のパターン中心がずれている状態のレジスト開口部の部分平面図、図3(b)は、図3(a)のC-C線断面図である。

【図4】本発明の第3の実施の形態に係わり、図4(a)は、レジスト開口部の中心とパッド電極のパターン中心が同一でレジスト開口部の形状は、中心に向かって円弧の一部に凸部を形成した状態のレジスト開口部の部分平面図、図4(b)は、図4(a)のD-D線断面図、図4(c)は、図4(a)のE-E線断面図である。

【図5】本発明の第4の実施の形態に係わり、図5(a)は、レジスト開口部の中心とパッド電極のパターン中心が同一でレジスト開口部の形状は、中心に向かって円弧の一部に凹部を形成した状態のレジスト開口部の

部分平面図、図5(b)は、図5(a)のF-F線断面図、図5(c)は、図5(a)のG-G線断面図である。

【図6】従来のBGA・MSD型半導体パッケージの部分断面図である。

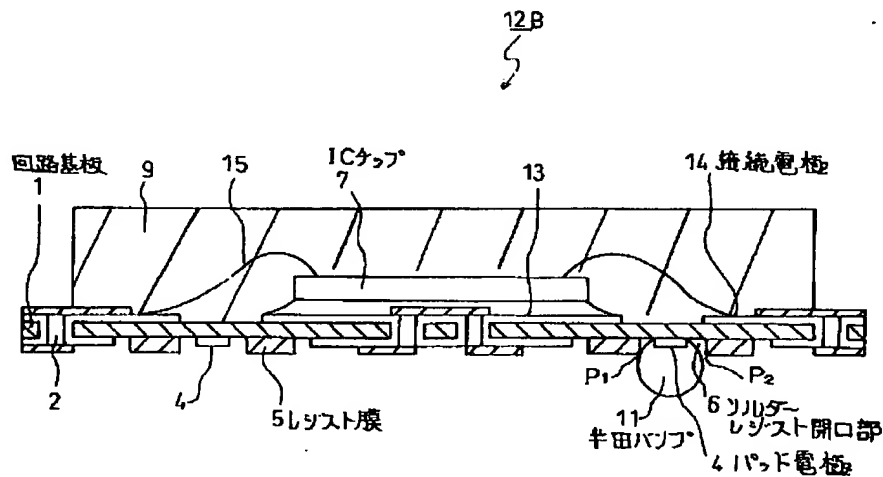
【図7】従来のBGA・NSMD型半導体パッケージの部分断面図である。

【図8】図8(a)は、図7のレジスト開口部の部分平面図、図8(b)は、図8(a)のA-A線断面図である。

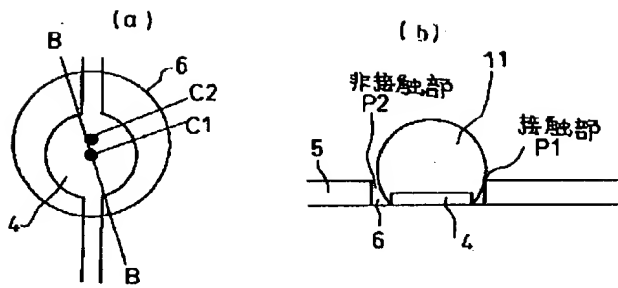
【符号の説明】

- 1 回路基板
- 2 スルーホール
- 4 パッド電極
- 5 レジスト膜
- 6 ソルダレジスト開口部
- 7 ICチップ
- 9 封止樹脂
- 10 半田ボール
- 11 半田バンプ
- 12B NSMD型半導体パッケージ
- P1 半田バンプとソルダレジスト開口部との接触部
- P2 半田バンプとソルダレジスト開口部との非接触部

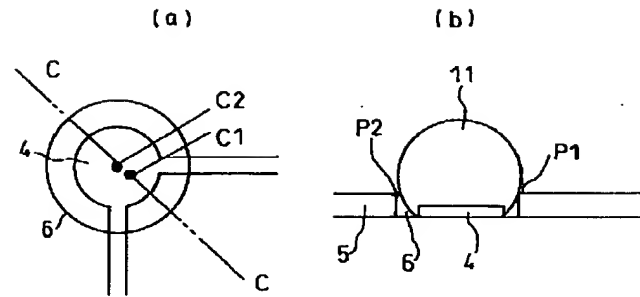
【図1】



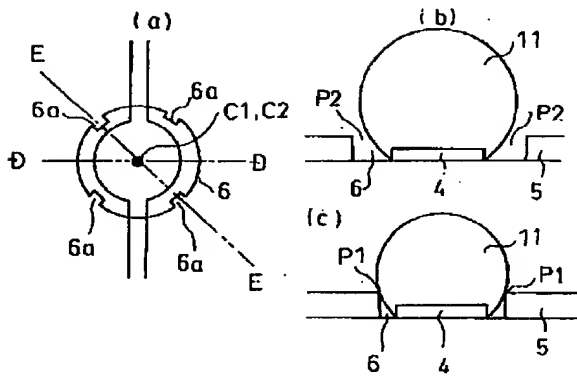
【図2】



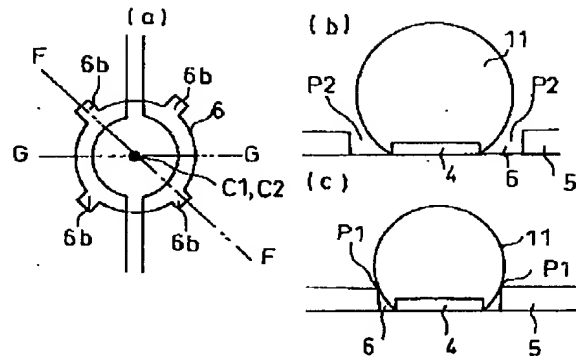
【図3】



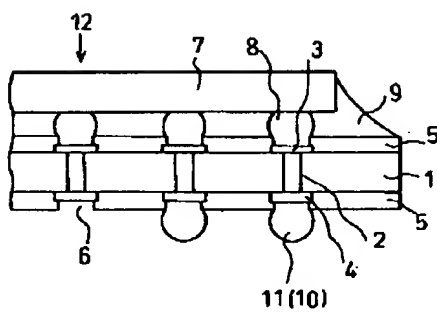
【図4】



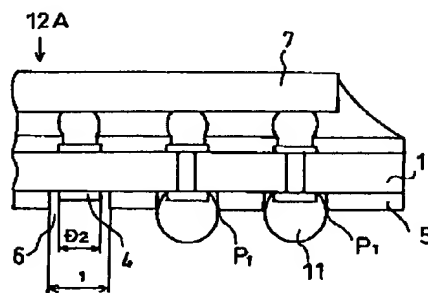
【図5】



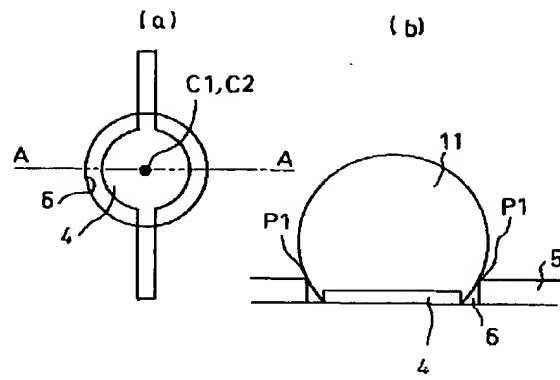
【図6】



【図7】



【図8】



DOCUMENT-IDENTIFIER: JP 2000040764 A
TITLE: SEMICONDUCTOR PACKAGE

FPAR:

PROBLEM TO BE SOLVED: To improve reliability of the connection of
an
NSMD(non-solder mask defined) package to a motherboard.